

## 第2章

### 韓国半導体産業の競争力 —DRAM 事業の変化とサムスン電子の優位—

吉岡 英美

要約：

本章では、韓国の半導体産業の競争力を、サムスン電子の事例に即して考察した。とくに、DRAM アーキテクチャの革新と次世代の標準をめぐる競争に焦点を当て、サムスン電子が次世代 DRAM アーキテクチャ (DDR) の市場をいち早く掌握したこと、その背後には、同社の提案した技術が業界標準になったことが大きく関係していたことを明らかにした。

キーワード：サムスン電子、DRAM アーキテクチャ、標準、DDR

#### はじめに

本章の目的は、韓国の半導体産業の競争力について、その結果として表れるパフォーマンス（成果、業績）を確認するとともに、こうしたパフォーマンスを生み出す背後にある要因を分析することである。産業の競争力とは、直接的には、市場で競争を繰り広げている経済主体（企業）の競争力が反映されたものと捉えられるだろう。ここでは、韓国の半導体産業の牽引車として中心的な役割を果たしてきたサムスン（三星）電子のメモリ事業に焦点を絞る<sup>①</sup>、同社が世界市場でどのように競争力を構築してきたかを見ることによって、上の課題に接近することとしたい。

なぜ後発のサムスン電子（韓国企業）がメモリ市場において先進国企業と互角に競争するまでの力を持つようになったかという問題に対しては、既に様々な視点から研究がなされてきた（伊丹+伊丹研究室 [1995]；徐 [1995]；Choi [1996]；Kim [1997]；조형제・김용복 [1997]；조형제・김창욱 [1997] 1997；金・村上 [2002]；장성원 [2002]；宋 [2005]；申・張 [2006]）。それらは主に、サムスン電子に競争上の優位をもたらした要因として、技術が生産設備に組み込まれるとともに技術の進むべき方向が安定的で明示的なメモリ分野に資源を集中する一方、より多くのシェアと利益を獲得すべく積極的な設備投資を通じて生産能力を拡大した点を挙げている。さらに、サムスン電子は先端の微細加工技術を確保することにより、次世代製品の早期開発と一層の生産コストの節減を実現した点も指摘されている<sup>(2)</sup>。

確かに、メモリ分野での果敢な設備投資による生産能力の増強と先端の微細加工技術の保有は、サムスン電子の競争力の背後にある重要な要因であることには違いない。ただし、現在のサムスン電子の競争力のすべてを、これらの要因のみに求めることは難しいだろう。なぜなら、後述するように、1990年代以降メモリ事業のあり方が変化し、半導体企業はいまや巨大な生産能力と先端の微細加工技術を保有しているだけでは、結果としてメモリ市場で高い競争力を得るのに十分ではないと見られるためである。この点に関して、先行研究ではいまだ明らかにはされていない。そこで、本章では、メモリ事業の変化とこれにサムスン電子がどのように対応したかという問題を、競合企業の行動と比較しながら明らかにすることを具体的な課題としたい。

2000年以降のサムスン電子の競争力を考える際、市場が急速に拡大しつつあるフラッシュ・メモリという新しい事業の柱を獲得したことも看過しえない重要な要因であるが<sup>(3)</sup>、ここでは、キャッチアップ過程からのサムスン電子の競争力の変化を考察しようという狙いのもと、既存の DRAM 事業に焦点を当てて分析を行いたい。

なお、以下で展開する議論に関しては、公表された資料がほとんどない。このため、1990年代当時の状況を熟知する半導体業界関係者へのインタビュー

一資料に依拠しながら議論を進めることとする。

本章の構成は、次のとおりである。第1節では、競争力の結果としてのパフォーマンスを示すいくつかの指標をもとに、半導体市場におけるサムスン電子の競争力を確認する。第2節では、DRAM事業のあり方がどのように変化したかを概観する。第3節では、サムスン電子がDRAM事業の変化にどのように対応したかを跡づけた後、これと関連して第4節では、サムスン電子に高いパフォーマンスをもたらした他の要素について論じる。最後に、本章の議論をとりまとめるとともに、残された課題を提示して、むすびとする。

## 第1節 半導体市場におけるサムスン電子の競争力

この節では、競争力の結果を示すいくつかの指標を見ながら、本章の分析対象であるサムスン電子の競争力がどのように推移してきたかを把握しておきたい<sup>4)</sup>。

藤本 [2001] によれば、企業の競争力とは、「その企業が提供する製品群ないし個別製品が、既存の顧客を満足させ、かつ潜在的な顧客を購買へと誘引する力」と定義される(藤本 [2001 : 96])。具体的には、競争力は、顧客の直接的な評価の対象とされる指標(価格、製品内容、納期など)と、これを背後で支える企業の開発・生産システムの実力を示す指標(コスト、生産性、開発期間、生産期間、不良率など)に表れる一方、その企業においてこれらの要素が相互に連携し強化された結果、より多くの顧客が獲得(マーケットシェアが拡大)され、相応の利益が得られるというダイナミックな概念として捉えられる(藤本 [2001 : 97-107])。

このように企業の競争力を測定するにはいくつかの指標を集めて総合的に判断する必要があるが、半導体産業の場合、先端技術を扱う特性上、多くの情報が企業内でブラックボックス化されており、なかでも企業の開発・生産システムの実力を示す指標を収集することは極めて困難である。このような

表1 半導体市場の企業別シェア

				(%)			
1990年		1995年		2000年		2005年	
NEC (日)	9.0	インテル (米)	8.7	インテル (米)	13.3	インテル (米)	15.0
東芝 (日)	7.8	NEC (日)	7.5	東芝 (日)	4.8	三星電子 (韓)	7.3
日立 (日)	6.7	東芝 (日)	6.7	NEC (日)	4.7	TI (米)	4.5
インテル (米)	6.6	日立 (米)	6.0	三星電子 (韓)	4.7	東芝 (日)	3.8
モトローラ (米)	6.0	モトローラ (米)	5.8	TI (米)	4.1	STマイクロ (欧)	3.7
富士通 (日)	5.9	三星電子 (韓)	5.5	STマイクロ (欧)	3.5	インフィニオン (欧)	3.5
TI (米)	5.2	TI (米)	5.2	モトローラ (米)	3.4	ルネサス (日)	3.5
三菱電機 (日)	4.4	富士通 (日)	3.7	日立 (日)	3.2	NECエレクトロ (日)	2.4

(出所)『半導体』(韓国語)1991年2月号, p.66; 兪・신 [1997: 22]; 『2004韓国半導体産業年鑑』(韓国語)p.131;  
『デジタル家電市場総覧2007』423ページより作成(原データはデータクエスト社, アイサプライ社)。

表2 DRAM市場の企業別シェア

				(%)			
1990年		1995年		2000年		2005年	
東芝 (日)	14.7	三星電子 (韓)	15.6	三星電子 (韓)	21.1	三星電子 (韓)	30.1
三星電子 (韓)	12.9	NEC (日)	10.9	マイクロン (米)	18.9	ハイニクス (韓)	16.6
NEC (日)	11.6	日立 (日)	10.0	ハイニクス (韓)	17.2	マイクロン (米)	15.4
日立 (日)	9.5	現代電子 (韓)	9.3	インフィニオン (欧)	8.5	インフィニオン (欧)	13.0
TI (米)	9.0	東芝 (日)	8.2	NEC (日)	6.7	エルピーダ (日)	7.2
富士通 (日)	8.2	TI (米)	8.1	東芝 (日)	6.2	ナンヤ (台)	6.1
三菱電機 (日)	7.1	LG半導体 (韓)	5.9	日立 (日)	3.9	パワーチップ (台)	4.9
沖電気 (日)	4.7	マイクロン (米)	5.8	三菱電機 (日)	3.1	プロ・モス (台)	3.6

出所: 兪・신 [1997: .2]; 『2004韓国半導体産業年鑑』(韓国語)p.167; 韓国半導体産業協会[2006: 4]などより作成  
(原データはデータクエスト社, アイサプライ社)。

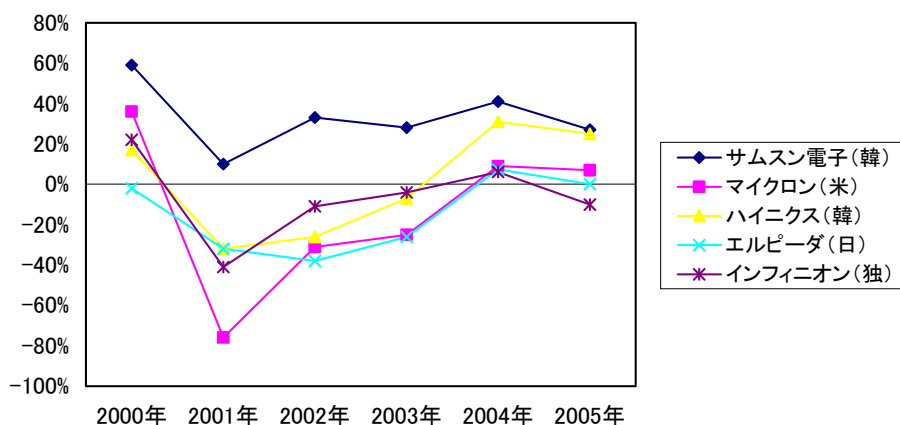
資料の制約により、半導体市場におけるサムスン電子の競争力は、マーケットシェア、利益率、次世代製品の投入時期といった断片的な指標から判断せざるを得ないものの、以下で見るように、これらの指標から推測する限り、サムスン電子は半導体市場において高い競争力を持つようになったことが窺われる。まず、半導体市場における企業別シェアを見たのが表1である。この表によれば、半導体市場全体でのサムスン電子のランキングは、1995年に第6位、2000年に第4位、2005年には米国のインテルに次ぐ世界第2位に位置している。ここから、1990年代後半以降、半導体市場におけるサムスン電子の地位が著しく上昇したことが明らかである。

この間の半導体市場でのサムスン電子の地位の上昇は、一つには、メモリ製品の中心をなす DRAM 市場でのシェアの伸長によるものと見られる。DRAM 市場での企業別シェアを示した表2で明らかなように、サムスン電子は1990年代初めに日本企業を凌駕してメモリ市場でトップの地位を占めてからも右肩上がりにシェアを伸ばし、1995年には15.6%、2000年には21.1%、

2005年には30.1%ものシェアを握るまでになった。また、この表から、1995年から2005年の期間中、DRAM市場におけるサムスン電子と第2位の企業とのシェアの差が4.7ポイントから13.5ポイントへと拡大しており、キャッチアップ後にサムスン電子のシェアが飛び抜けて高くなったことも読み取られる。

次に、図1は、2000年以降の主要なDRAM企業の売上高営業利益率の推移を見たものである。サムスン電子の事業部門別の営業損益のデータを入手できる2000年以降の数値を見ると、サムスン電子の営業利益率が競合他社のそれに比べて高いだけでなく、競合他社では営業損失に陥った不況期（2001年と2005年）にもサムスン電子は営業利益を計上したことが見てとれる。以上のように、マーケットシェアと営業利益率という指標から競争力を評価すれば、半導体市場においてサムスン電子は、とりわけDRAM市場でキャッチアップ後の1990年代後半以降、競争力をさらに高めていったと把握されよう。

図1 DRAM企業の売上高経常利益率



(注)サムスン電子は半導体総括(事業部)単独の営業利益率, またマイクロンは12-11月, エルピーダは4月-3月, その他は1-12月を一会計年度として算出した。  
 (出所)各社の事業報告書より作成。

それでは、キャッチアップ後、サムスン電子はどのように競争力を強化したのだろうか。以下では、DRAM 事業の変化と関連づけて、その要因を探ってみることにしよう。

## 第2節 DRAM の開発競争の新展開

### 1. 次世代製品開発の新たな課題

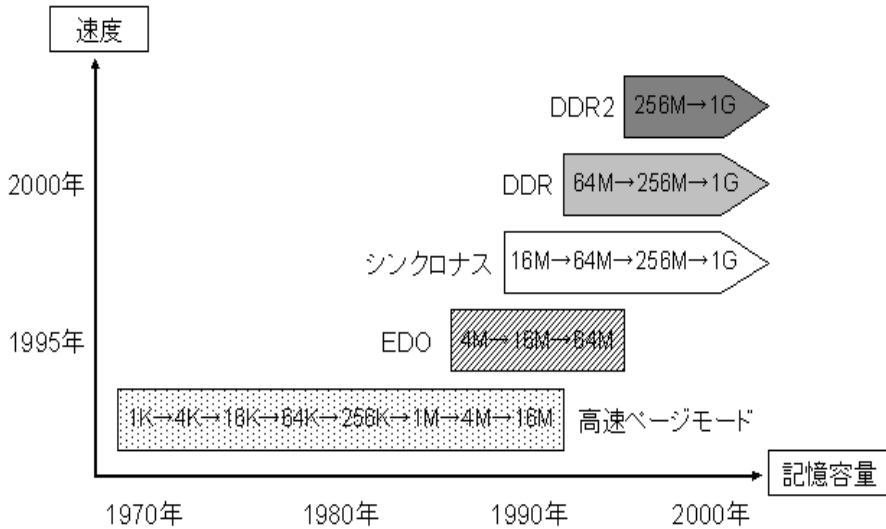
この節では、DRAM 事業がどのように変化したかを概観しておきたい。

DRAM 事業の主な特徴の一つは、企業は基本的に市場の需給バランスにより決まる価格に従うという点である。1990 年代後半以降の DRAM の平均価格を世代別に見ると、どの世代でも、次世代製品が登場した時点では一個当たり 30 ドル以上の高い価格がつけられるが、供給企業が増えて生産量が拡大するにつれて、3～4 年後には 5～7 ドル程度まで価格が下落している（『デジタル家電市場総覧 2007』443 ページ）。このような条件のもとで半導体企業が相応の利益を得るには、次世代製品をいち早く開発・市場投入することによって高い価格を享受するとともに、コスト引き下げのための方策を実施し、その後の市場価格の急落にも対応できる体制を迅速に整えておくことが重要な課題になる。

こうした DRAM 事業の特徴に対して、サムスン電子の場合、次世代製品の開発と市場投入で日本企業に後れをとったキャッチアップ段階では、先行研究が指摘するように、主として大規模量産体制の早期構築を通じてコスト引き下げを徹底すると同時にシェアの伸長を実現した。しかしながら、キャッチアップ後は、これに加えて、次世代製品の早期投入によって高い価格をも享受するようになった結果、前節で確認したような高いパフォーマンスに結びついたものと考えられる。

ここで注意しなければならないのは、DRAM の次世代製品という場合、従

図2 DRAM の製品開発

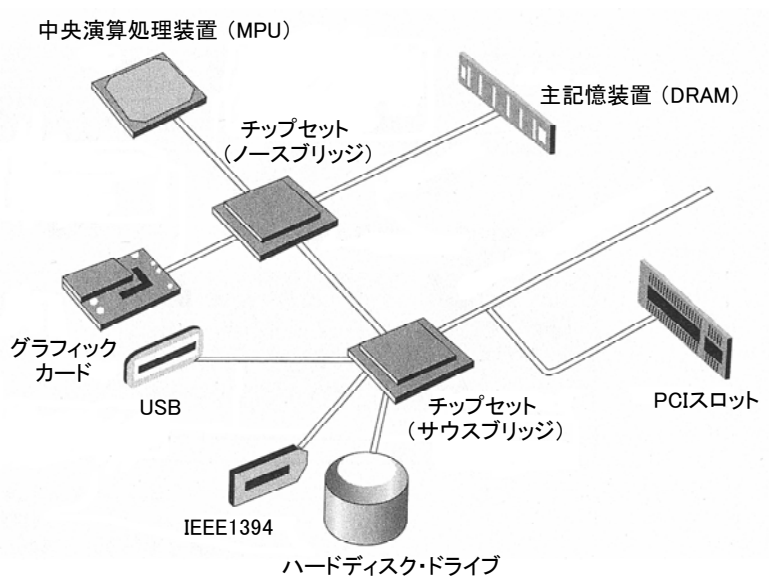


(出所) 筆者作成。

来の高集積化（一枚のチップに記憶できる容量を4倍ないし2倍にした）製品に限らないことである。図2で示したように、1990年代以降、製品開発のもう一つの方向として、データの読み書きの速度を上げる高速化が新たに加わったのである。

DRAMの高集積化が微細加工技術の革新により達成されるのに対して、高速化はDRAMアーキテクチャの革新によって実現される。アーキテクチャとは、その製品の基本的な設計思想（構想）を意味する（藤本・武石・青島[2001]）。コンピュータ・システムの主記憶装置を主な用途とするDRAMの場合、図3のように、コンピュータの頭脳部である中央演算処理装置（マイクロプロセッサ：MPU）で処理されるデータを一時的に保管する役割を果たしており、システムが起動している間、MPUとDRAMはチップセットを介して頻繁にデータの受け渡しを行っている。このとき、MPU／チップセットとDRAMの間でどのようにデータを受け渡すか（具体的には受け渡す際のタイミングの取り方や手順などの技術仕様）について事前にルール化して

図3 コンピュータ・システムの構成



(出所) 草川[2003:159]の図5を引用・修正。

おく必要があるが、このデータの受け渡しに関する取り決めないし技術仕様を具現化したものが **DRAM** アーキテクチャである。アーキテクチャが違えば当然、**DRAM** という括りの中でも異なる製品に分類される。要するに、速度を基準に **DRAM** 市場の細分化が進んだのである。

1990年代以降、**DRAM** の高速化が製品開発の新たな課題に浮上したのは、**MPU** の技術進歩と密接な関係がある。**MPU** がバージョンアップを重ねて性能（データの処理速度）を急速に高めてきたのに比べて、**DRAM** のデータの読み書き速度はそれほど向上しなかったため、1990年代に入ると、**MPU** / チップセットと **DRAM** の間でデータの受け渡しにかかる時間がボトルネックになり、コンピュータ・システム全体の性能向上に影響を及ぼし始めたためである（直野 [1996:179-180]；半導体産業研究所 [1999:77]）。この問題への対処の一つが、アーキテクチャの革新を通じた **DRAM** の高速化で



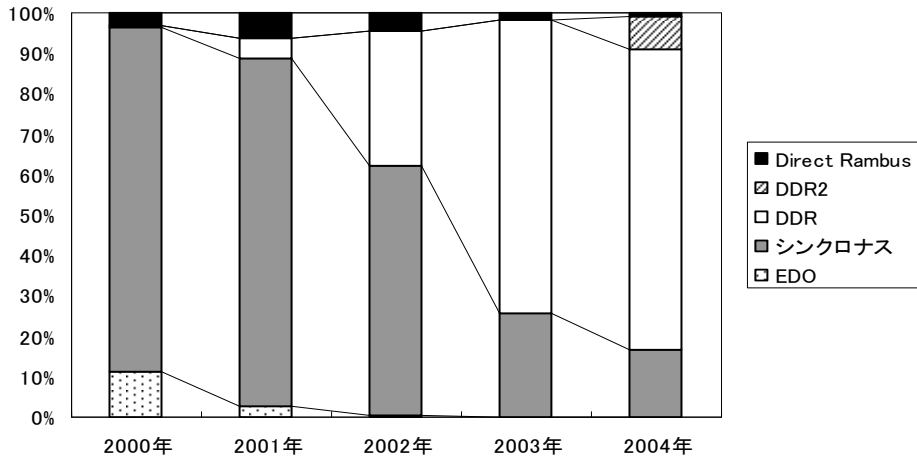
あり、この成果が「ペンティアム」（1993年に発売）に対応した拡張データ出力（EDO）DRAMであり、「ペンティアムⅡ」（1997年に発売）向けに開発されたシンクロナス DRAMであった。

## 2. 高速化をめぐる競争の特徴

他方、DRAM 事業の別の特徴として、次世代製品が旧来の製品に置き換わる世代交代がある。集積度（記憶容量）と同じく、速度についても世代交代が繰り返されてきた。ただし、速度面での世代交代は、次世代の製品開発の目標が安定的で明示的な（つまり記憶容量を4倍ないし2倍ずつ増やす）集積度の世代交代とは異なり、次に進むべき製品が開発段階で定まっているわけではない。実際、MPUのバージョンアップにあわせて複数の次世代DRAMアーキテクチャの候補がDRAM企業の側から提案されたが、結局のところ、このうち一つのアーキテクチャだけが市場の大半を占めてきた。例えば、1990年代後半の状況を見ると、1999年に出荷が予定されていた「ペンティアムⅢ」向けに開発されたDRAMアーキテクチャとしては、ダイレクト・ラムバス（D-Rambus）、ダブル・データ・レート（DDR）、シンク・リンク（SL）、バーチャル・チャネル（VC）の4つが有力な候補に挙がっていた。しかし、図4で明らかのように、このうち実際に市場で普及したのはDDRのみであり、D-Rambusはニッチ市場で残ったものの、SLとVCは市場それ自体が立ち上がらなかった<sup>(5)</sup>。

以上のように、データの読み書き速度の向上という製品開発の方向が生まれた1990年代以降、半導体企業がDRAMの次世代製品開発で先行するには、高集積化に必要な微細加工技術の革新だけではなく、高速化を実現するためのアーキテクチャの革新も重要な技術課題になった。このことは、DRAM企業にとって、微細加工技術の革新に加えてアーキテクチャの革新が新たな付加価値の源泉になったことを意味している。

図4 DRAM 市場の製品構成の推移



(出所) 『デジタル家電市場総覧』2006年版, 435 ページ。

一方、低いコストで生産すると同時にシェアを伸ばすという点では、大規模な生産能力の保有がいまだに有効な手段であることには違いない。しかしながら、高速化製品に関して、複数の DRAM アーキテクチャのうちどれが次世代に普及するかが不確定であることを踏まえれば、半導体企業は次に市場で主流を占める DRAM アーキテクチャの市場を的確に掌握してこそ、大規模な生産能力に基づく規模の経済を最大限に発揮することができるといえよう。すなわち、1990 年代以降、DRAM 市場において半導体企業が持続的に成長するには、このような不確定な状況下で次世代製品として主力になりそうな DRAM アーキテクチャに照準を定め、いち早くその市場を押さえることが鍵を握るようになったのである。

### 第3節 次世代 DRAM アーキテクチャをめぐる競争とサムスン電子の優位

前節で見たような DRAM アーキテクチャの選択問題に対して、1990 年代

後半当時の DRAM 企業はどのように対応したのだろうか。これを示しているのが表3である。この表から、ほとんどの DRAM 企業が D-Rambus と DDR を含む 3 つのアーキテクチャを選択していたのに対して、サムスン電子の場合、D-Rambus と DDR の 2 つに絞り込んでいたことが読み取られる。ただし、実態としては、1990 年代末時点でサムスン電子が次世代の DRAM アーキテクチャの主力として有力視していたのは DDR と見られる<sup>(6)</sup>。また、同じ表では、D-Rambus と DDR ではいずれもサムスン電子が他社に先駆けて量産段階に入ったが、とりわけ DDR でそれが顕著であったことが見てとれる。このことを前掲の図4と照らし合わせれば、キャッチアップ後のサムスン電子の競争力の強化は、1990 年代後半の次世代 DRAM アーキテクチャの選択問題に対し、その後市場の主流をなした DDR をターゲットに、同社が先行投資を行ったことが背後にあると捉えられる。

表3 DRAM 企業の次世代アーキテクチャへの対応(1999 年現在)

	Direct Rambus	DDR	Sync Link	Virtual Channel
富士通	検討中	サンプル出荷中	計画なし	計画なし
日立製作所	開発中	サンプル出荷中	計画なし	検討中
三菱電機	サンプル出荷中	サンプル出荷中	検討中	計画なし
NEC	量産中	サンプル出荷中	計画なし	量産中
東芝	サンプル出荷中	開発中	検討中	計画なし
現代電子	サンプル出荷中	サンプル出荷中	開発中	検討中
LG 電子	量産中	開発中	検討中	検討中
サムスン電子	量産中	量産中	計画なし	計画なし
マイクロン	サンプル出荷予定	量産中	サンプル出荷中	計画なし
インフィニオン	サンプル出荷中	開発中	未定	サンプル出荷予定

(注) ※は雑誌社の推定である。

(出所) 『日経エレクトロニクス』1999 年 4 月 5 日号, 43 ページの表1より抜粋。

それでは、DDR というアーキテクチャが DRAM 市場で普及する過程で、なぜ他ならぬサムスン電子が主導権を握り、DRAM 市場でシェアを伸ばすことができたのだろうか。この問題は大きく 2 つの局面に分けて考えられる。一つは、DDR の製品開発と市場投入をめぐる競争においてサムスン電子がどのように先駆けることができたかという問題である。ただし、このことが直ちにサムスン電子に高いパフォーマンスをもたらしたわけではない。もう一つの問題として、複数の次世代 DRAM アーキテクチャの候補があるなかで DDR がどのように大きな需要を獲得しえたかということも明らかにしなければならないだろう。この点については次節で扱うこととし、まずは前者の問題から検討してみよう。

## 1. 次世代 DRAM アーキテクチャの標準化

汎用品である DRAM は、供給する企業が違っていても代替可能な互換性が保証された製品である。ゆえに、新しい DRAM アーキテクチャが提案されると、それが市場に導入されるまでの間に、その技術仕様（具体的には外部とのデータの受け渡しの方法）に関して業界標準が確立される。この際、DRAM 企業の間で技術仕様を統一するだけではない。前掲の図 3 に見られるように、コンピュータ・システムの構成部品である DRAM は、MPU/チップセットをはじめ他の構成部品と相性よく動作しなければその本来の機能を発揮しえないため、標準化の過程では、DRAM 企業と他の構成部品の供給企業との間で仕様を擦り合わせることも必要になる。

一般的に業界標準の決まり方は様々であるが、DRAM の場合、供給者と需要者を含む関連主体が一堂に会して意見調整と擦り合わせを行う場が存在し、そこでの合意形成を通じて標準仕様が決定されてきた。この話し合いの場として設けられているのが、米国の JEDEC 固体素子技術協会（以下、JEDEC と省略）という業界団体である<sup>7)</sup>。JEDEC における DRAM 関連の委員会・分科会には、DRAM 企業をはじめ、サーバー企業、パーソナル・コンピュー

タ（パソコン）企業、マザーボード企業、MPU 企業、チップセット企業、メモリ・モジュール企業などが主なメンバーとして参加している<sup>(8)</sup>。

JEDEC における標準決定の過程では、基本的には DRAM 企業がアーキテクチャそのものあるいは当該アーキテクチャを構成する技術仕様の項目ごとに提案を行い、これに対してユーザー企業や DRAM 企業自らが特定の用途・環境でうまく動作するかをシミュレーションによって確認し、この結果を提示して意見を述べるという形で擦り合わせが行われる<sup>(9)</sup>。そして、JEDEC に提案されたアーキテクチャや技術が標準に認められるかどうかは、委員会・分科会の構成メンバー各社一票の多数決によって決められる<sup>(10)</sup>。

このような手続きを経て DRAM の仕様そのものが JEDEC を通じて制定・公開されるが、JEDEC において製品の歩留まりにまで影響を及ぼす決定がなされることもあり、DRAM 企業にとっては自社の要求を受け入れてもらえるよう、いかに参加企業を説得するかが戦略的に重要である<sup>(11)</sup>。このことは、自社の提案を業界標準にするための競争ないし駆け引きが JEDEC の場で繰り広げられることを示している。

## 2. DDR の標準仕様の決定過程における企業間の角逐

以上を踏まえて、サムスン電子が DDR の製品開発と市場投入で他社に先んじた要因を先回りしていえば、DDR の技術仕様が JEDEC で議論された際、サムスン電子の提案した技術が業界標準になったことが大きく関係している。

そもそも DDR は 1990 年代半ばに富士通が考案した DRAM アーキテクチャである<sup>(12)</sup>。この当時の富士通は、JEDEC に DDR を提案するのに先立って主要な DRAM 企業の間で技術仕様を擦り合わせておくことを主な目的に、日本国内で「DDR フォーラム」というフォーラム活動を立ち上げた<sup>(13)</sup>。設立当初のメンバーは、富士通、日立製作所、東芝、NEC であり、富士通と日立製作所を中心に一年間ほど技術的な検討を行った後、IBM、三菱電機、サムスン

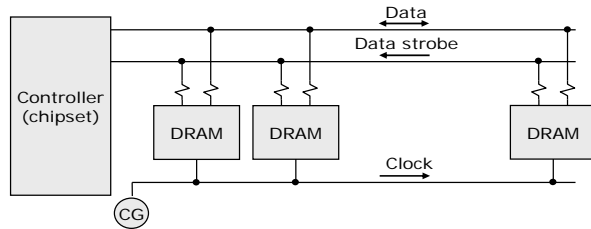
電子、現代電子産業（後のハイニクス半導体）、マイクロン・テクノロジーが加わるようになった。「DDRフォーラム」では、DDRアーキテクチャを実現するのに不可欠な3つの技術仕様（データ・ストロブ方式、クロック同期方式、インタフェース方式<sup>(14)</sup>）について主に議論された。このうち2つの技術仕様（クロック同期方式とインタフェース方式）は、いずれも富士通が考案した技術を取り入れる案をJEDECに提案することで見解が一致した。ところが、データ・ストロブ方式と呼ばれる技術仕様では、富士通・日立製作所とサムスン電子が各々図5のような提案を行って意見が対立した。結局

「DDRフォーラム」では意見がまとまらず、JEDECでの議論に結論をゆだねることになった。前述のとおり、JEDECの標準決定が多数決方式で行われることからすれば、自ら提案や異議申し立てを行ったDRAM企業は、参加企業を説得して自社の提案に対するより多くの支持を取り付けることが不可欠である。そこでの核心は、参加企業のなかでも影響力の大きい（つまり自ら発言して議論の方向を左右する）ユーザー企業、具体的にはIBM、ヒューレット・パッカー、インテルとの関係を戦略的に形成することであり<sup>(15)</sup>、それにはこれらの支持が得られやすい仕様を提案することが鍵を握る。これに対して、図5で示した富士通と日立製作所が提案した技術は、サーバー企業（とりわけIBMとヒューレット・パッカー）をターゲットにしたサーバー向けの仕様であったのに対して、サムスン電子が主張した技術は、パソコン向けの仕様としてパソコン企業の支持を得るのに成功した<sup>(16)</sup>。

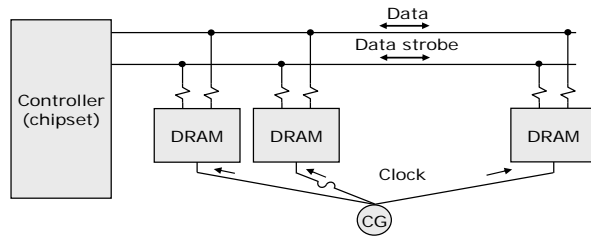
DRAMが組み込まれるコンピュータ・システムの要件という点から見れば、どちらの技術でも問題はなかったが、1990年代を通じてDRAM需要の牽引役がサーバーからパソコンにシフトするにつれて（吉岡[2004:27-28]）JEDECでもパソコン関連企業が大勢を占めるようになった。このことを背景に、データ・ストロブ方式に関しては、サムスン電子の提案した技術がJEDECの標準に採択されることになった（JEDEC [2003:1]）。

図5 データ・ストロブ方式に関する提案

(1) 富士通・日立製作所の提案：単一方向データストロブ方式



(2) 三星電子の提案：双方向データストロブ方式



2006/3/7

1

(注) 図中の「CG」はクロック信号を発生させる「クロック・ジェネレータ」である。

(出所) 田口眞男氏の作成 (2006年3月7日)。

### 3. 標準化活動を通じたサムスン電子の優位

それでは、DDR の仕様決定の過程でサムスン電子の主張した技術が業界標準になったとしても、このことがどのように製品開発と市場投入で先駆ける結果をもたらしたのだろうか。

JEDEC で標準仕様が最終的に決定するまでには半年から一年以上の時間を要するが、このような状況で DRAM 企業が他社との競争で先んじようとするれば、JEDEC で標準仕様が決まる前の段階で、自ら提案した (あるいは支持する) 技術が標準になることを前提に、社内で製品設計に取り掛かっていなければならない。したがって、自社が提案した技術が業界標準になれば、その DRAM 企業は次世代製品の開発で他社より半年ほど先行するメリット

を享受することができる<sup>(17)</sup>。しかも、この半年の差によって大手のユーザー企業にもっとも早く次世代製品を出荷することが可能になるが、とりわけ大手のユーザー企業では近年 DRAM サプライヤーの数を大体 3 社に絞り込んでいることから、大手のユーザー企業をいち早く獲得できた DRAM 企業は、競合他社に対して決定的な優位を築くことになるという<sup>(18)</sup>。

以上のことから、サムスン電子の場合、DDR の実現にとって重要な技術仕様のうち 2 つの項目（クロック同期方式とインタフェース方式）に関しては、「DDR フォーラム」への参加を通じて最新の情報を入手するとともに、データ・ストロブ方式では自らの提案を JEDEC の標準にしたことによって、DDR の製品開発と出荷で他社に先駆けることができたものと判断される。これとは逆に、データ・ストロブ方式の標準仕様をめぐってサムスン電子と競合関係にあった富士通では、DDR の製品開発に際し、自社が提案した技術に絞り込んで製品設計を進めていたため、サムスン電子が主張した技術が標準仕様に決定した時点で製品設計を変更せざるを得なくなり、それまで DDR の製品開発に注ぎ込んでいた資源が無駄になると同時に、製品出荷でも後れをとってしまった<sup>(19)</sup>。

このようにサムスン電子と日本企業では開発段階で対象とする応用製品が異なっていたことが DDR の標準仕様の決定とその後の競争に影響を及ぼしたものと見られるが、そもそもこうした行動の違いが現れたのはなぜだろうか。日本企業の場合、次世代の DRAM はコンピュータの上位機種（メインフレームやサーバー）で最初に採用された後、時間が経ってある程度まで価格が下がってから下位機種のパソコンで採用されるというユーザーの下方展開を踏まえ、高価格で販売できるメインフレーム向けやサーバー向けに特化して DRAM アーキテクチャを開発してきた<sup>(20)</sup>。したがって、日本企業がそれまで重視していた主要なユーザー企業は、IBM、ヒューレット・パカード、クレイ、ユニシス、ユニバックをはじめとするメインフレーム企業やサーバー企業であった<sup>(21)</sup>。その上、社内にサーバー部門を抱える日本企業では、自社の事業を維持しようと社内のユーザーを重要視していたため、DRAM ア



アーキテクチャの面でも自社開発のサーバーに適合しやすいものを開発しようとする傾向にあった<sup>(22)</sup>。

一方、サムスン電子には世界的に競争力のあるコンピュータ部門はないうえ、組織的に垂直統合の形態をとっているとしても、開発や販売・調達面での事業部門間の連携関係はそれほど強くないようである<sup>(23)</sup>。要するに、サムスン電子では、社内のユーザー（あるいはサプライヤー）は多くのユーザー（ないしサプライヤー）のうちの一つとしか見なされないのであり、この点で個々の事業部門の独立性が高いといえる。こうした状況のなかでサムスン電子のメモリ部門では、インテルの動向を予測するとともに、インテル製 MPU のバージョンアップに合わせて立ち上がるパソコンの商品企画を常に先取りすることを目標としていたという<sup>(24)</sup>。この点から、サムスン電子は DRAM アーキテクチャの開発段階から、販売数量の多いパソコン向けに照準を定めていたことが窺われる。それとは対照的に、インテルを戦略的に重視するという点では、日本企業はいずれもインテルの支配に対する危惧が強かったうえ、自らの開発戦略を持っていたことから、インテル製 MPU との調和はその一環に過ぎないという立場であった<sup>(25)</sup>。

こうしてサムスン電子は日本企業とは異なるユーザーを標的にすることにより自らの技術を DDR の標準仕様にすることに成功し、ひいてはその製品開発と市場投入で先行することができたのである。

#### 第4節 DDR アーキテクチャの普及をめぐる競争と協調

以上のようにサムスン電子が DDR の製品開発と出荷で先駆けることができたとしても、複数の次世代 DRAM アーキテクチャの候補のうち DDR が主流になっていなければ、DDR での先行投資は高いパフォーマンスに結びつかなかっただろう。後述するように、DDR の普及それ自体はサムスン電子の独自の行動によるものとはいえないが、同社の優位に関わる重要な問題と

考えられる。最後に、この残された問題について見てみよう。

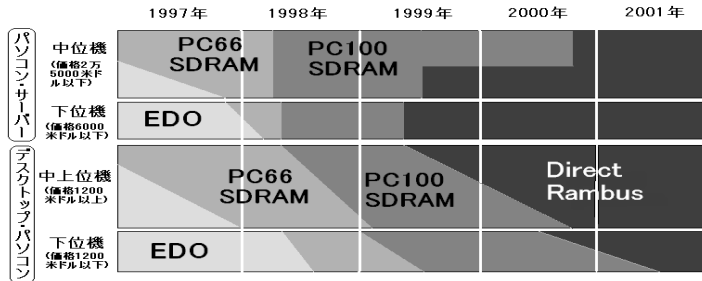
前述のとおり、コンピュータ・システムで DRAM を使うには MPU と相性よく動作することが不可欠の要件となるが、それには各々の DRAM アーキテクチャの技術仕様に合わせて開発された専用のチップセットが必要になる。チップセット市場は、MPU 市場と同じく、インテルが大半のシェアを占めている<sup>(26)</sup>。このようにインテルはチップセットの供給を通じて補完製品の技術革新の方向に影響を及ぼし得る立場にあり (Gawer & Cusumano [2002 : 25-26])、次世代 DRAM アーキテクチャに関しても、複数の候補のうちどれが市場で普及するかは、結局のところ、インテルの動向に大きく左右される。

「ペンティアムⅢ」向けの次世代 DRAM アーキテクチャが検討されていた 1990 年代後半当時、インテルは DDR ではなく D-Rambus を採用する方針を掲げていた<sup>(27)</sup>。このため、チップセットの開発に際しても、インテルでは D-Rambus 仕様のもに特化し、DDR に対応したチップセットは開発の計画すらなかった [『日経マイクロデバイス』1998 年 10 月号, 108 ページ]。前掲の表 3 でも見たように、ほとんどの DRAM 企業が D-Rambus を選択したのも、このようなインテルの開発方針があったためである。

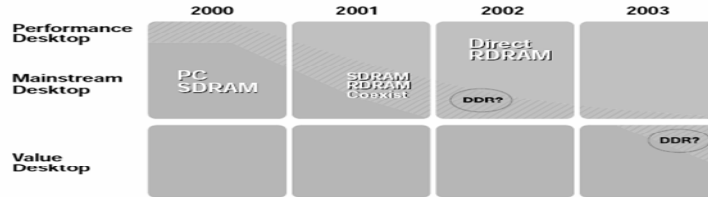
ところが、2000 年代に入ると、インテルは徐々に DDR を採用する方向にシフトし始めた。これは、インテルがこれまでに公開した次世代 DRAM アーキテクチャの「ロードマップ」<sup>(28)</sup>から窺い知ることができる。これを示した図 6 によれば、同社は、2001 年まではシンクロナス DRAM に続く次世代 DRAM アーキテクチャを D-Rambus としていたが、2003 年になるとシンクロナスの後継は完全に DDR にシフトすることを明示している。ただし、2000～01 年にかけてインテルが DDR の仕様の修正を DRAM 企業に要求していたことからすれば、実際には 2000 年時点で DDR をシンクロナスの後継と見なしていたと判断される<sup>(29)</sup>。前掲の図 4 に表れているように、2001～02 年以降 DDR の普及が決定的になったのは、こうしたインテルの方針転換が背景にある<sup>(30)</sup>。では、なぜ 2000 年代になってインテルは DDR の採用に踏み

図6 インテルの次世代 DRAM アーキテクチャのロードマップ

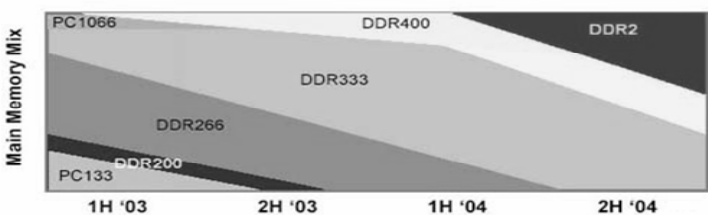
(1) 1998年



(2) 2001年



(3) 2003年



(注) 「SDRAM」はシンクロナス DRAM を指す。「PC66」「PC133」は各々、動作周波数が 66MHz、133MHz で動作するシンクロナス DRAM である。「PC1066」は 1066MHz で動作する Direct Rambus である。

(出所) 『日経マイクロデバイス』1998年11月号, 125ページ, Intel [2001:3] Intel Developer Forum Spring 2003 の資料より引用。

切ったのだろうか。

DRAM 企業の側から見れば、D-Rambus は米国の設計専門企業のラムバスが開発したアーキテクチャであり、これを開発・販売するには、ラムバスに対する巨額のライセンス料とロイヤルティを負担しなければならなかった。

その上、D-Rambus アーキテクチャはチップ面積が大きくなり、さらには専用のメモリ・テストを新たに導入しなければならないことから、製造コストが20～30%ほど高くなってしまいう点でも大きな問題があった<sup>(31)</sup>。

これに対して、DDR を推進しようとした DRAM 企業は、JEDEC で DDR の標準仕様が決定される前後の約半年から一年間にわたって、インテルに DDR を採用してもらおう突破口を開くために、台湾のチップセット企業およびマザーボード企業 (VIA テクノロジーズやエイサー・ラボラトリーズなど) を訪問し、DDR の採用を働きかけた。例えば、D-Rambus に対応したチップセットの開発に伴って、ラムバスが台湾のチップセット企業にライセンス料とロイヤルティを要求したのに対し、DDR の主要技術を開発した富士通は、DDR 対応のチップセットの開発に不可欠な技術 (クロック同期方式) を台湾企業にライセンス供与することを通じて、DDR 対応のチップセットやマザーボードの供給を促そうとした<sup>(32)</sup>。パソコンの場合、1998 年時点でマザーボードの世界生産の約 66%を台湾企業が担う一方(水橋[1999:70])、チップセット市場でも、とりわけ低価格パソコン向けのチップセットの 70%程度は台湾製と見られており (『日経マイクロデバイス』1998 年 11 月号, 130-131)、この点では台湾企業が一定の影響力を持っている<sup>(33)</sup>。こうした台湾のチップセット企業やマザーボード企業による DDR の採用の動きに加えて、インテルによる D-Rambus 対応のチップセットの出荷の遅れ (『日経マイクロデバイス』2000 年 2 月号, 142 ページ) が重なって、インテルは 2000 年頃から DDR を採用する方向にシフトしていったものと見られる<sup>(34)</sup>。

## おわりに

本章では、韓国の半導体産業の競争力を、その代表的企業であるサムスン電子の事例を通じて把握しようとした。とくに、1990 年代に入ってからの高速度の流れ、すなわち DRAM アーキテクチャの革新と次世代の標準をめぐる競争に着目し、この過程でサムスン電子がどのように競争力を強化するこ

とができたかという問題を解明しようとした。

そこでは、次に進むべき製品が明示的ではない DRAM アーキテクチャの世代交代に対し、サムスン電子が次世代で主流になった製品 (DDR) 市場を的確かつ迅速に掌握したことを確認した。このようにサムスン電子が他社に先駆けることができたのは、DDR の標準仕様を決定する過程で、サムスン電子の提案した技術が業界標準になったことが大きく関係していた。この背後にある要因として、ユーザー企業に対するアプローチがサムスン電子と日本企業の間で異なっていたことが示され、このことがその後の競争力の差を生み出した一因であることを明らかにした。

従来、サムスン電子を中心とする韓国の半導体産業の競争力は、技術の進む方向が定まっているメモリ (DRAM) 分野での積極的な設備投資に支えられるものと議論されてきた。これはキャッチアップ過程からいまなお続くサムスン電子の競争力を決定づける有力な要因の一つであることに疑いない。とはいえ、こうした生産面に重点を置く議論では、経営資源を投下した結果として経済成果が得られるかどうかという問題は、結局 DRAM 市場の需給動向に左右されるとして等閑視されてきた。それでは、キャッチアップ後の 1990 年代後半以降、サムスン電子が DRAM 事業を中心としながらも競合他社に比べて突出して高い競争力を持つようになった現象を説明し尽くせないだろう。

これに対して、既存の研究では十分な分析が行われていない DRAM アーキテクチャの革新という新たな技術の変化に目を向ければ、半導体市場におけるサムスン電子の競争力は、単に大きなリスクを厭わない拡張志向のみに性格づけられるものではないことが明らかである。DRAM アーキテクチャの革新に不可欠なユーザーへのアプローチにおいて、サムスン電子が日本企業とは異なる対象を標的にし、その後の競争を有利に運んだことに見られるように、同社の積極的な設備投資の背後には、むしろ不確定な状況のなかで投入資源を確実に経済成果に結びつけるための行動が伴っていた。このことは、サムスン電子が顧客 (市場) へ独自にアクセスする能力を獲得したことを示

すとともに、現在のサムスン電子の競争力がキャッチアップを可能にした要因だけではなく新たな競争力の要因によっても支えられていることを意味しているといえよう。

本章は、産業成長を主導する個別企業の行動に注目して韓国の半導体産業の競争力を考察しようとしたため、いくつかの課題が残されている。一つは、個別企業の競争力と産業の競争力との関係である。以上で見てきたように、多くの先進国企業をも凌ぐ高い競争力を持つ半導体企業が韓国に現れたとしても、現在までの韓国では、こうした企業はサムスン電子一社にほぼ限られている<sup>(35)</sup>。ゆえに、産業全体では、国別シェア（2004年）を基準にすれば、半導体市場における韓国のシェアは10.9%であり、米国の44.2%と日本の28.0%と依然大きな差があることも事実である。このことを踏まえれば、韓国の半導体産業の競争力を考える際、何ゆえ韓国ではサムスン電子だけが世界的な競争力を持ちえたのかという問題を扱うことが不可欠であろう。

他方、本章では、産業発展の推進主体である個別企業の競争力の要因がどこにあるかを把握する作業に力点を置いたが、産業の競争力は、市場における個別企業の戦略や行動のみに規定されるものではなく、個別企業の競争力を支える基盤である様々な政策や制度がどのように関わっているかという点を含めて検討する必要があるだろう。これに関連する動きとして確認しているのが、一つは、ソウル大学と韓国科学技術院（KAIST）によるDDR技術（インタフェース方式）の研究<sup>(36)</sup>、もう一つは、韓国産業資源部の傘下の技術標準院（AST）が推進する国際標準の取得に向けた5ヵ年計画「次世代半導体産業の国際標準化基盤構築事業」（이상근 [2004] [2005]）である。これらが個別企業ひいては産業の競争力の強化にどのように関わっているかに関しても、詳細に分析する必要がある。

これらについての検討は、今後の課題としたい。

---

<sup>(1)</sup> 2005年の韓国の半導体（電子集積回路）出荷額に対するサムスン電子の半導体売上額の割合は54%に達している（韓国統計庁の資料（<http://kosis.nso>）。

go.kr, 2007年1月18日アクセス)および삼성전자주식회사(三星電子株式会社)『사업보고서』(事業報告書)2006年3月31日のデータより算出)。一方、2005年のサムスン電子の半導体売上額のうち84%をメモリ製品が占めている(韓国統計庁の資料(<http://kosis.nso.go.kr>, 2007年2月13日アクセス)より)。このように、サムスン電子のメモリ事業の動向は、韓国の半導体産業に多大な影響を及ぼしていると判断される。

② 半導体企業は先端の微細加工技術を用いることにより生産性を高めることができる。(同じ集積度であれば)回路線幅が微細なほどチップ面積が小さくなり、この結果、ウエハー一枚当たりには造りこまれるチップ数量が増えるためである。実際、1999年の第1四半期の64Mラインでは、韓国は $0.18\sim 0.22\mu\text{m}$ の加工線幅でウエハー一枚当たり590~720個のチップを造りこんでいたのに対し、日本では加工線幅が $0.20\sim 0.22\mu\text{m}$ であったためにウエハー一枚当たりのチップ数量は390~620個にとどまった(김창욱 [1999: 6])。

③ 1995年時点ではサムスン電子の半導体売上額に占めるDRAMの比率は79%に達したのに対し、2005年までにこの比率は43%になった一方、フラッシュ・メモリの比率が33%まで高まった(データクエスト社およびアイ・サプライ社の資料より)。

④ 韓国の半導体産業の競争力について、伝統的な方法である貿易データを使って測定した研究として、장선미 [2006]がある。この研究によれば、米国の半導体市場の国別占有率では、2000年基準で韓国は日本に続く第2位を記録する一方、日本の占有率が1990年代以降低下したのに対して、韓国のそれは1980年代から持続的な増加傾向を示していること、貿易特化指数と産業内貿易指数からは、韓国の半導体産業は1991年に輸入産業から輸出産業に転換したこと、韓国の製造業平均をはるかに上回る産業内貿易が行われていることが明らかになった。他方、RCAでは、韓国において半導体産業は比較優位産業であると同時に、世界市場における競争力が非常に高い水準に達しているとの結論が導き出された。

⑤ 前述のとおり、これら4つのDRAMアーキテクチャは、もともと1999年に発売された「ペンティアムⅢ」向けに開発されたものであった。ところが、前の世代のシンクロナスDRAMの改良版が「ペンティアムⅢ」向けに開発・採用されたため、シンクロナスDRAMから次世代製品への世代交代は、図4に見られるように、次の「ペンティアム4」が出荷された2000年以降に持ち越されることになった。

⑥ サムスン電子はD-RambusとDDRでは用途が異なり競合関係にはならないと判断して両方の方式を同時に推進したとされる(申・張 [2006: 74])。ただし、1997年2月に米国のサンフランシスコで開催された半導体の国際学会である「国際固体素子回路会議(ISSCC)」では、「シンクロナスDRAMの後継のDRAMアーキテクチャは何か?(What DRAM Architecture will Succeed the Synchronous DRAM?)」と題するパネルディスカッションが行われたが、この席上、パネル参加者のサムスン電子の代表者は、DDRこそ次世代のDRAMアーキテクチャの標準としてもっとも有望だと結論づけたという(ISSCC [1997:

112-113]；直野 [1997：67])。

(7) 正式名称は、JEDEC Solid State Technology Association である。JEDEC は、半導体とその関連製品の標準化を目的に設立された米国電子工業協会 (EIA) の下部組織であり、理事会 (Board of Directors) と複数の委員会 (Committees) から構成されている (JEDEC [2002])。DRAM の標準仕様を議論する場としては、「インタフェース技術委員会」(JC-16)、「メモリ委員会」(JC-42) の「RAM メモリ分科会」(JC-42.3)、「DRAM モジュール委員会」(JC-45) がある。DRAM アーキテクチャは「インタフェース技術委員会」(JC-16) で議論される。

(8) 日系半導体企業関係者へのインタビュー (2005 年 11 月 9 日)。登録企業の数は、例えば「RAM メモリ分科会」の場合、2005 年現在で約 120 社にのぼる。ただし、3 ヶ月に一回の頻度で開かれる定例会議に参加するのは、このうち 40 ～50 社ほどである。

(9) 日系半導体企業関係者へのインタビュー (2005 年 11 月 9 日)。

(10) 正式には、委員会における投票の後、理事会における投票を経て標準仕様が決定されるが、委員会で通った案が理事会で否決されることはほとんどないため、実質的には委員会の投票で決まるものと見なされる (日系半導体企業関係者へのインタビュー、2005 年 11 月 9 日)。

(11) 日系半導体企業関係者へのインタビュー (2005 年 11 月 9 日)。

(12) 同上および元日系半導体企業関係者へのインタビュー (2006 年 1 月 25 日)。

(13) 以下の「DDR フォーラム」に関する記述は、元日系半導体企業関係者へのインタビュー (2006 年 1 月 25 日；2006 年 2 月 7 日) に依拠している。

(14) DDR は、(メトロノームのように一定の間隔で時を刻む) クロック信号の立ち上がり立ち下りの両方に合わせてデータを読み書きする方式の DRAM アーキテクチャである。データ・ストロブ方式とは、チップセットと DRAM の間でデータの読み書きを行うとき、専用に設けられたデータ・ストロブ信号を使ってクロックとデータの読み書きを同期させる方法。クロック同期方式とは、温度や電源電圧変動などの外部要因によっても変わらず安定的にメモリ内部でクロックを作り出すための方法。インタフェース方式とは、高い動作周波数で信号が配線を伝わって伝送するときに起こる信号の乱れ (反射) を最小限に抑えるための方法。

(15) 日系半導体企業関係者へのインタビュー (2005 年 11 月 9 日)。

(16) 日系半導体企業関係者へのインタビュー (2005 年 12 月 10 日)、元日系半導体企業関係者へのインタビュー (2006 年 2 月 7 日)。

(17) 日系半導体企業関係者へのインタビュー (2005 年 11 月 9 日)、元日系半導体企業関係者へのインタビュー (2006 年 2 月 7 日)。

(18) 日系半導体企業関係者へのインタビュー (2005 年 11 月 9 日)。この点はさらに立ち入って検討してみなければならないが、大手のユーザー企業を他社に先んじて確保することは、長期契約の締結と価格競争の回避という点で有利に働くことが考えられる。

(19) 元日系半導体企業関係者へのインタビュー (2006 年 2 月 7 日)。

(20) 同上および日系半導体企業関係者へのインタビュー (2005 年 12 月 10 日)。



- (21) 同上。
- (22) 元日系半導体企業関係者へのインタビュー（2006年2月7日）。
- (23) これは、第3回世界半導体フォーラム（日経マイクロデバイスと SEMI の共催、2005年12月6日、東京都千代田区のダイヤモンドプラザにて）でパネリストとして参加したサムスン電子の代表者の発言および元サムスン電子関係者へのインタビュー（2006年2月20日）に基づく。
- (24) 元サムスン電子関係者へのインタビュー（2006年2月20日）。
- (25) 日系半導体企業関係者へのインタビュー（2005年12月10日）、元日系半導体企業関係者へのインタビュー（2006年2月7日）。
- (26) マーキュリー・リサーチ社のデータによれば、2005年の第2四半期と第3四半期のチップセット市場におけるインテルのシェアは各々66%、62%に達している（*DigiTimes.com*, 25 October 2005  
(<http://www.digitimes.com/mobos/a20051025A2004.html>, 最終アクセス 2005年11月17日)）。
- (27) 注6で述べた1997年2月のISSCCのパネルディスカッションの席上でも、インテルの代表者は、1998年にはシンクロナス DRAM に代わる新たな標準が必要になるとし、これに対応する新しい DRAM として D-Rambus の採用を決定したと発言している。インテルが D-Rambus を選択したのは、「ペンティアムⅢ」の性能をパソコン上で引き出すために必要な DRAM の最大データ転送速度が 1.6GB（ギガバイト）/秒であるのに対し、この当時、一枚のチップでこの条件を満たせる DRAM アーキテクチャが D-Rambus だったためと見られる（『日経マイクロデバイス』1998年10月号, 107）。
- (28) 「ロードマップ」とは、次世代 MPU に対応する補完部品を適宜揃えることを目的に、インテルが各部品で達成されるべき開発の目標と期限を設定・明示したものである。
- (29) 日系半導体企業関係者へのインタビュー（2005年11月9日）。
- (30) D-Rambus と DDR とともに次世代 DRAM アーキテクチャの候補とされていた SL と VC の場合も、その普及に不可欠であった MPU/チップセット企業＝インテルの協力が得られなかったために、定着するには至らなかった。SL は DRAM 企業とユーザー企業によるコンソーシアムの形で推進された方式であり、VC はそれを開発した NEC が独自に普及活動を行ったものである。
- (31) 日系半導体企業関係者へのインタビュー（2005年11月9日）、元日系半導体企業関係者へのインタビュー（2006年2月7日）。
- (32) 元日系半導体企業関係者へのインタビュー（2006年2月7日）。台湾のマザーボード企業が DDR を支持したのは、D-Rambus を採用すれば、新たに組立ラインやテスト装置を導入しなければならず、マザーボードの開発コストが増加してしまうのに対して、DDR の場合には、シンクロナス DRAM に対応した既存の組立装置とテスト装置を活用することができるうえ、DDR の電気的特性はシンクロナスと基本的に変わらないため、マザーボードの開発が容易な点にもあった（『日経エレクトロニクス』2000年7月3日号, 57-58 ページ）。
- (33) ただし、DRAM の標準仕様を決める JEDEC の議論では、台湾のチップセッ

ト企業やマザーボード企業が積極的に発言することはほとんどない(元日系半導体企業関係者へのインタビュー, 2006年2月7日)。

(34) インテルは DDR 対応のチップセットの共同開発を行う目的で、2000年に台湾のチップセット企業と会合を開いている(『日経マイクロデバイス』2000年10月号, 61 ページ)。

(35) 韓国の主要な半導体企業の売上額(2005年)を基準に見れば、サムスン電子 21,565 億ウォン、ハイニクス半導体 6,768 億ウォン、東部電子 553 億ウォン、マグナチップ半導体(ハイニクス半導体の非メモリ部門が独立して設立) 1,088 億ウォンであり(『月刊半導体・FPD』(韓国語)2006年10月号, p.16)、サムスン電子の規模が圧倒的に大きい。ただし、このうちハイニクス半導体は2006年の半導体企業売上高ランキングで第8位になり(アイ・サプライ社のデータより)、その競争力が高まりつつある。

(36) 元日系半導体企業関係者へのインタビュー(2006年2月7日)。

#### [参考文献]

〈日本語〉

伊丹敬之・伊丹研究室 [1995] 『日本の半導体産業：なぜ「三つの逆転」は起こったか』 NTT 出版。

金晶圭・村上善紀 [2002] 「日本が逆転された日：DRAM と TFT 液晶」伊丹敬之＋一橋 MBA 戦略ワークショップ 『企業戦略白書・I』 東洋経済新報社。

草川紀久 [2003] 「パソコンの仕組み(12) —メモリとチップセットの今後の動向(2) —」 『プラスチックエージ』 2003年2月号。

徐正解 [1995] 『企業戦略と産業発展—韓国半導体産業のキャッチアップ・プロセス—』 白桃書房。

宋娘沃 [2005] 『技術発展と半導体産業—韓国半導体産業の発展メカニズム』 文理閣。

直野典彦 [1996] 『転換期の半導体・液晶産業—21世紀の日本電子産業への処方箋—』 日経 BP 出版センター。

———— [1997] 「ポストシンクロナス DRAM の標準アーキテクチャとは？  
—白熱したパネルディスカッションから—」 『エレクトロニクス』 1997  
年 5 月号。

半導体産業研究所 [1999] 『「市場構造の変化と高付加価値半導体企業の経営  
戦略」に関する調査報告書』。

藤本隆宏 [2001] 『生産マネジメント入門<1> 生産システム編』 日本経済  
新聞社。

藤本隆宏・武石彰・青島矢一 [2001] 『ビジネス・アーキテクチャ』 有斐閣。

水橋佑介 (1999) 『電子立国台湾—強さの源流をたどる—』 ダブリュネット。

吉岡英美 [2004] 「DRAM 市場における三星電子のキャッチアップに関する  
—考察—DRAM 需要特性の変化の視点から—」 『韓国経済研究』 第 4 号。

〈韓国語〉

김창욱 [1999] 「반도체 산업 경기 전망 및 경쟁력 분석」 (半導体産業  
景氣展望および競争力分析) 『VIP Report』 .

申璋燮・張成源編 [2006] 『삼성 반도체 세계 일등 바결의 해부—선발  
주자’ 이점 창조의 전략과 조직—』 (三星半導体 世界一等秘訣 の  
解剖—「先発走者」利点創造の戦略と組織—) 삼성경제연구소.

윤충한・신혁승 [1997] 『반도체산업의 구조・행태・성과—학습곡선과  
가격설정을 중심으로—』 (半導体産業の構造・行態・成果—学習曲線と  
価格設定を中心に—) 情報通信政策研究院。

이상근 [2004] 「차세대반도체산업의 국제표준화 기반구축사업」  
(次世代半導体産業 の 国際標準化基盤構築事業) 『기술 표준』  
(技術標準) 第 30 号.

———— [2005] 「차세대 반도체 산업의 국제 표준화 기반구축 사  
업」 (次世代半導体産業 の 国際標準化基盤構築事業) 『기술 표준』  
(技術標準) 第 42 号.

- 장선미 [2006] 「한국 반도체산업의 무역구조와 국제경쟁력 분석」  
 (韓國半導体産業の貿易構造と国際競争力分析) 『산업경제연구』  
 (産業經濟研究) 第 19 卷第 2 号.
- 장성원 [2002] 「반도체」 (半導体) 최봉 외 지음 『한국 주력산업의  
 경쟁력 분석』 (韓國主力産業の競争力分析) 삼성경제연구소.
- 조형제 · 김용복 편저 [1997] 『한국반도체산업: 새로운 도약의 조건』  
 (韓國半導体 産業: 新しい跳躍の条件) 현대경제사회연구원.
- 조형제 · 김창욱 편저 [1997] 『한국반도체산업: 세계기술을 선도  
 한다』 (韓國 半導体産業: 世界技術を先導する) 현대경제사회  
 연구원.
- 韓國半導体産業協會 [2006] 『Memory Sales Revenue』 .

〈英語〉

- Choi, Young Rak [1996] *Dynamic Techno-Management Capability: The  
 Case of Samsung Semiconductor Sector in Korea*, Aldershot.
- Gawer, Annabelle & Cusumano, Michael A. [2002] *Platform leadership:  
 how Intel, Microsoft, and Cisco drive industry innovation*, Harvard  
 Business School Press (小林敏男監訳 [2005] 『プラットフォーム・リー  
 ダーシップ: イノベーション을導く新しい經營戰略』 有斐閣) .
- Kim, Linsu [1997] “The Dynamics of Samsung’s Technological Learning  
 in Semiconductors”, *California Management Review*, Vol.39, No.3.
- Intel Corporation [2001] *Intel Developer UPDATE Magazine*, March  
 2001.
- ISSCC [1997] *1997 IEEE International Solid-State Circuits Conference:  
 digest of technical papers*.
- JEDEC Solid State Technology Association [2002] *JEDEC Manual:  
 JEDEC Manual of Organization and Procedure*.

—— [2003] *JEDEC STANDARD No. 79C (JESD79C) : Double Data Rate (DDR) SDRAM Specification.*

Yoo, Jei-Hwan *et al.* [1996] “A 32-Bank 1Gb DRAM with 1GB/s Bandwidth”, *1996 IEEE International Solid-State Circuits Conference Digest of Technological Papers.*